

学校编码: 10384

分类号____密级____

学号: 23320081153300

UDC_____

厦门大学

硕 士 学 位 论 文

WCDMA 数字直放站功放线性化技术的研究

Research of Linearization Technique for WCDMA

Repeater

孙煜

指导教师姓名: 陈辉煌 教授

专 业 名 称: 通信与信息系统

论文提交日期: 2011 年 月

论文答辩时间: 2011 年 月

学位授予日期: 2011 年 月

答辩委员会主席: _____

评 阅 人: _____

2011 年 月

厦门大学学位论文原创性声明

本人呈交的学位论文是本人在导师指导下,独立完成的研究成果。本人在论文写作中参考其他个人或集体已经发表的研究成果,均在文中以适当方式明确标明,并符合法律规范和《厦门大学研究生学术活动规范(试行)》

另外,该学位论文为()课题(组)的研究成果,获得()课题(组)经费或实验室的资助,在()实验室完成。(请在以上括号内填写课题或课题组负责人或实验室名称,未有此项声明内容的,可以不作特别声明。)

声明人(签名):

年 月

厦门大学学位论文著作权使用声明

本人完全了解厦门大学有关保留、使用学位论文的规定。厦门大学有权保留并向国家主管部门或其指定机构送交论文的纸质版和电子版，有权将学位论文用于非赢利目的的少量复制并允许论文进入学校图书馆被查阅，有权将学位论文的内容编入有关数据库进行检索，有权将学位论文的标题和摘要汇编出版。保密的学位论文在解密后适用本规定。

本学位论文属于

1. 保密（ ），在年解密后适用本授权书。
2. 不保密（ ）

（请在以上相应括号内打“√”）

作者签名：日期：年 月 日

导师签名：日期：年 月 日

厦门大学博硕士论文摘要库

摘要

现代移动通信系统中，为了保证一定的覆盖范围，通常用功率放大器对信号进行放大，而功率放大器的非线性特性会造成信号的带内失真和频谱的扩展，且现代通信系统信号具有高峰均比的特点，更容易引起功放性能的下降。因此，功率放大器线性化技术成为无线通信系统的关键技术之一。

本文对 WCDMA 数字直放站功率放大器的线性化技术进行了系统的研究。首先介绍了功率放大器的非线性特性和线性化指标及功率放大器的无记忆和有记忆数学模型。其次介绍了常用的峰均比降低技术，并利用 MATLAB 软件进行了仿真验证。在综合考虑几种峰均比降低技术的效果与实现复杂度的基础上，采用峰值抵消算法在 FPGA 上进行了实现。再次介绍和仿真了基于间接学习和直接学习结构的数字预失真技术，对欠采样的情况下的数字预失真算法进行了仿真，提出了基于平均功率调整的 CFR 和 DPD 联合设计方法，采用记忆多项式的模型在 FPGA 上实现了数字预失真的前向链路。最后在硬件平台上对峰值抵消技术和数字预失真算法，欠采样的数字预失真进行验证，结果表明峰值抵消算法不仅消耗较少的硬件资源，而且削峰后的信号频谱不扩散；数字预失真的测试结果表明功放输出的邻道功率抑制比改善大于 20 dB，减小了信号的带内失真和对邻道信号的干扰，有效的改善了功率放大器的非线性特性；欠采样的数字预失真测试结果说明以欠采样的方式可以很好的补偿功放，降低了对反馈链路的采样率的要求。

关键字：功率放大器；数字预失真；峰均比降低

Abstract

In order to guarantee coverage, power amplifier is used to enlarge the signal in modern mobile communication systems. Nonlinear characteristics of power amplifier can cause signal distortion and spectrum expansion, leading to a decline in system performance. Signal's high PAPR in modern communication systems is more likely to cause a decline in power amplifier performance. Therefore, the power amplifier linearization technique is one of the key technologies of wireless communication systems.

The dissertation focuses on linearization technique of power amplifier. Firstly, nonlinear characteristics and linearization indicators, memory and memoryless model of power amplifier are showed. Secondly, this paper introduces the PAPR reduction techniques commonly used, and simulate them using MATLAB software. Considering the performance of PAPR reduction techniques and implementation complexity, peak cancellation algorithm is selected and realized in the FPGA. Thirdly, indirect and direct learning architecture digital predistortion is introduced, under-sampled digital predistortion is simulated, the CFR and DPD method based on average power adjustment is proposed, memory polynomial model is adopted to implementation in the FPGA. Finally, the peak cancellation algorithm is verified on the hardware platform, the results show that the peak cancellation algorithm not only consumes less hardware resources, but also doesn't spread the signal's spectrum; DPD verification results show that adjacent channel power ratio is improved greater than 20dB, and DPD can compensate the nonlinear and memory effects of power amplifier, suppress the spectral regrowth; The test results of Under-sampled digital predistortion indicated that power amplifier can be well compensated while reducing the sampling rate of feedback link.

Key words: Power Amplifier; Digital Predistortion; Crest Factor Reduction

目录

摘要.....	I
Abstract.....	II
目录.....	III
Content.....	VI
第 1 章 绪论	1
1.1 课题研究背景与意义	1
1.2 国内外研究现状	2
1.2.1 CFR 技术研究现状	2
1.2.2 预失真技术研究现状.....	2
1.3 本文的工作与结构	4
第 2 章 功率放大器非线性特性及其模型	5
2.1 功率放大器的非线性特性	5
2.1.1 幅度失真.....	5
2.1.2 相位失真.....	7
2.2 功率放大器的线性化指标	9
2.2.1 1dB 压缩点	9
2.2.2 三阶截点.....	10
2.2.3 EVM.....	11
2.2.4 ACPR	12
2.3 功率放大器的数学建模	12
2.3.1 无记忆的功放模型.....	13
2.3.1.1 幂级数	13
2.3.1.2 Saleh 模型	14
2.3.2 有记忆的功放模型.....	15

2.4	小结.....	18
第 3 章	峰均比降低技术的研究及 FPGA 实现.....	20
3.1	峰均比的基本概念	20
3.2	降低峰均比的方法	21
3.2.1	直接限幅技术.....	21
3.2.2	加峰值窗技术.....	22
3.2.3	噪声成型技术.....	23
3.2.4	峰值抵消技术.....	23
3.2.4.1	模值和峰值检测	24
3.2.4.2	削峰因子	25
3.2.4.3	原始削峰脉冲	26
3.2.4.4	峰值消除	27
3.3	降低峰均比典型算法的仿真分析	27
3.3.1	噪声成型技术仿真.....	27
3.3.2	改进的噪声成型技术仿真.....	29
3.3.3	峰值抵消算法仿真.....	30
3.4	PC CFR 算法的 FPGA 实现.....	32
3.4.1	CORDIC 技术	32
3.4.2	延时模块.....	34
3.4.3	削峰脉冲模块.....	35
3.4.3.1	复用模块	36
3.4.3.2	原始削峰脉冲模块	36
3.4.3.3	复数乘法器	37
3.5	小结.....	38
第 4 章	数字预失真技术的研究.....	39
4.1	数字预失真基本原理	39
4.2	间接学习结构的数字预失真算法	40
4.3	直接学习结构的数字预失真算法	42

4.4	欠采样的数字预失真算法	45
4.4.1	朱氏通用采样定理.....	45
4.4.2	欠采样的数字预失真的仿真.....	46
4.4.2.1	间接学习结构	46
4.4.2.2	直接学习结构	48
4.5	基于平均功率调整的 CFR 和 DPD 联合设计.....	49
4.6	DPD 前向链路的 FPGA 实现	54
4.7	小结.....	56
第 5 章	WCDMA 数字直放站系统硬件平台与测试	58
5.1	系统硬件平台	58
5.1.1	主要模块介绍.....	59
5.1.1.1	FPGA 模块.....	59
5.1.1.2	AD/DA 模块	59
5.1.1.3	时钟模块.....	61
5.1.1.4	单片机模块	61
5.2	CFR 与 DPD 的测试.....	62
5.2.1	CFR 测试	62
5.2.2	DPD 测试.....	63
5.3	欠采样的 DPD 测试	65
5.4	小结.....	67
第 6 章	结论与展望	68
6.1	总结与创新	68
6.2	展望.....	68
	参考文献.....	70
	致谢.....	72
	攻读硕士学位期间发表的论文及所做工作	74

Content

Abstract in Chinese.....	I
Abstract in English	II
Content in Chinese.....	III
Content in English	VI
Chapter1 Preface	1
1.1 Research Backgroud and Meaning	1
1.2 Research Status	2
1.2.1 Research Status of CFR	2
1.2.2 Research Status of DPD.....	2
1.3 Work and Organization of the Dissertation	4
Chapter2 Nonlinear Characteristic and Model of Power Amplifier	5
2.1 Nonlinear Characteristic of Power Amplifier	5
2.1.1 The Characteristics of AM/AM	5
2.1.2 The Characteristics of AM/PM	7
2.2 The Linearizing Indicators of Power Amplifier	9
2.2.1 1dB Compression Point	9
2.2.2 IP3.....	10
2.2.3 EVM.....	11
2.2.4 ACPR	12
2.3 Model of Power Amplifier	12
2.3.1 Memoryless Model	13
2.3.1.1 Power series Model	13
2.3.1.2 Saleh Model	14
2.3.2 Memory Model	15
2.4 Summary.....	18
Chapter3 CFR Research and FPGA implement	20

3.1	Basic Concept of PAPR.....	20
3.2	PAPR Reduction Methods.....	21
3.2.1	Clipping.....	21
3.2.2	Peak windows	22
3.2.3	Noise Shaping	23
3.2.4	Peak Cancellation.....	23
3.2.4.1	Magnitude and Peak Detect	24
3.2.4.2	Peak Scale.....	25
3.2.4.3	Initial Cancellation Pulse	26
3.2.4.4	Clipping Peak	27
3.3	Analyse of Simulation of PAPR Reduction Arithmetic	27
3.3.1	Simulation of Noise Shaping	27
3.3.2	Simulation of Improved Noise Shaping.....	29
3.3.3	Simulation of Peak Cancellation.....	30
3.4	FPGA Implement of PC CFR	32
3.4.1	CORDIC	32
3.4.2	Delay Module.....	34
3.4.3	Cancellation Pulse Module	35
3.4.3.1	Multiplexing	36
3.4.3.2	Initial Cancellation Pulse.....	36
3.4.3.3	Complex Multiplier	37
3.5	Summary.....	38
Chapter4	DPD Research.....	39
4.1	Basic Concept of DPD.....	39
4.2	Indirect Learning DPD Architecture	40
4.3	Direct Learning DPD Architecture.....	42
4.4	Under-Sampled DPD	45
4.4.1	Zhu's General Sampling Theorem	45

4.4.2	Simulation of Under-Sampled DPD	46
4.4.2.1	Simulation of Indirect Learning Architecture	46
4.4.2.2	Simulation of Direct Learning Architecture	48
4.5	CFR and DPD method Based on Average Power Ajustment	49
4.6	FPGA Implement of DPD Forward Link	54
4.7	Summery	56
Chapter5	WCDMA Digital Predistortion Test and Analysis.....	58
5.1	The Structure of Hardware.....	58
5.1.1	Design of Main Module	59
5.1.1.1	FPGA Module.....	59
5.1.1.2	AD/DA Module	59
5.1.1.3	Clock Module.....	61
5.1.1.4	MCU Module	61
5.2	Test of CFR and DPD	62
5.2.1	Test of CFR	62
5.2.2	Test of DPD.....	63
5.3	Test of Under-Sampled DPD	65
5.4	Summary.....	67
Chapter6	Conclusion and Prospect	68
6.1	Summary of the Dissertation	68
6.2	Future Work	68
	References	70
	Acknowledgement	72
	Published Paper and Research during Pursuing Master Degree.....	74

第1章 绪论

1.1 课题研究背景与意义

随着无线通信的高速发展,无线频谱资源也越来越紧缺,第三代移动通信系统采用频谱利用率较高的调制方式(Quadrature Phase Shift Keying, QPSK)和传输方式(Code Division Multiple Access, CDMA)。这些技术通常会导致发射信号的高峰均比(Peak-to-Average Power Ratio, PAPR),这样就对射频功率放大器(Power Amplifier, PA)的线性度提出了很高的要求。功率放大器作为无线通信系统中重要的组成部分,它的非线性不但会造成带外的频谱泄露,对相邻信道产生干扰,而且对带内的有用信号也会造成幅度和相位的失真,进而造成接收端误码率的提高,而且高峰均比的信号造成功放工作在功率回退状态,造成了功放效率的降低。

要解决这些问题,目前主要采用的是峰均比降低技术(也称为波峰因子衰减技术)(Crest Factor Reduction, CFR)和数字预失真技术(Digital Predistortion, DPD)的联合设计方案。因为相对目前其它的方案,联合设计的方案以较低的复杂度更好的解决功放的线性化和低效率问题。联合设计方案中,波峰因子衰减技术通过削峰来减小功率回退,避免信号进入功放的饱和区,造成不必要的失真,而数字预失真技术可以补偿功放的非线性和记忆性。因为 CFR 可能造成误差矢量幅度(Error Vector Magnitude, EVM)和邻道功率比(Adjacent Channel Power Ratio, ACPR)的恶化,所以需要恰当的压缩信号的 PAPR。而 DPD 能够进一步的降低信号的带外噪声,抑制带内干扰,大幅提高其 ACPR 值,减小系统的 EVM,提高功放的线性度。另外功率放大器的特性会随着时间,温度,信道状况,器件老化情况等因素而改变,所以在预失真器的反馈回路上还必须加上自适应模块,来适应这些变化。

1.2 国内外研究现状

1.2.1 CFR 技术研究现状

WCDMA 系统为了抵抗频率选择性衰落, 提高频谱利用率, 在系统设计中采用了正交扩频、扰码以及多载波通信等技术^[1]。由于存在多载波多用户信号的叠加, 使得出现大幅度信号的概率增加, 并由此带来较大的 PAPR。由于多载波系统的时域信号样本趋于高斯分布, 为了发送极小概率分布的峰值信号, 功率放大器必须具有很大的动态范围, 这往往是不切实际的或者是很不经济的。

关于高峰均比的问题, 国内外的学者都做了大量的研究。目前的方法主要有:

- (1) 信号预畸变技术是对进入 PA 之前的信号进行预畸变处理, 使处理过的信号不超过 PA 的动态范围。其常用的方法有: 限幅类技术和压缩扩展技术。此类技术由于性能良好, 且算法实现复杂度较低, 因此在工程上的应用较多。
- (2) 信号编码技术主要是利用不同编码产生不同的码组而选择 PAPR 较小的码组进行数据信息的传输, 从而避免信号的 PAPR 过高。其主要的方法有: 分组编码, 格雷编码等。此类技术为线性过程, 不会使信号产生畸变, 但其计算复杂度非常高, 编解码都比较复杂, 而且信息速率降低很快^[2], 所以更适合在基带进行处理。
- (3) 信号扰码技术是对经过星座图映射后的频域数据序列进行加扰处理, 改变了经过星座图映射后的复数符号, 以达到降低较大峰值信号的出现概率^[3], 如选择性映射 (Selected Mapping, SLM)^[4], 部分传输序列 (Partial Transmit Sequence, PTS)^[4]等。此类方法虽然不会给信号带来畸变, 但是由于需要 FFT(Fast Fourier Transform), IFFT(Inverse Fast Fourier Transform)运算, 导致算法的复杂度太大。

1.2.2 预失真技术研究现状

WCDMA (Wideband Code Division Multiple Access) 系统中, 随着载波数的增加, 时域中信号包络动态范围变大, 信号的 PAPR 也随之大幅提高, 所以对

射频端 PA 的线性度要求也更加严格。国内外的学术界和工业界对预失真的研究都非常的重视,因为其可以大幅的提高 PA 的线性度和效率。预失真按照信号处理形式可以分为模拟预失真和数字预失真。

模拟预失真方案相对 DPD 方案来说,虽然其线性改善程度无法达到相同的水平,但也有相当好的表现。而模拟预失真方案技术有难度低、体积小、成本低等优点^[5], 因此也得到一定程度的应用。

随着 FPGA(Field Programmable Gate Array)、DSP(Digital Signal Processing)等高速信号处理器件技术的发展, DPD 已经成为无线通信系统的关键技术。目前主要的数字预失真方案有:

- (1) 查找表 (Look Up Table, LUT) 方案: LUT 方案即构造预失真查找表, 根据查找表对输入信号进行处理, 基于 LUT 的预失真技术对任意增益特性的功放均有较好的线性补偿, 并可以方便地用高速信号处理器件实现。LUT 实现一般包括两个部分: 一是 LUT 的地址索引的产生, 即输入信号通过什么关系找到自己在 LUT 中的修正值; 另一个部分是 LUT 的内容, 即存储在存储单元上关于预失真器可能输入信号修正值的集合^[6]。不同的索引方法会直接影响表项的分布和利用率, 从而最终影响硬件实现的复杂性和自适应算法的收敛速度。
- (2) 多项式方案: 多项式的 DPD 采用多项式的结构来构造数字预失真器, 通过采用相应的自适应算法来计算多项式的系数。多项式方案的 DPD 是目前应用比较多的且性能较好的解决功放非线性特性的方法。多项式的方案目前研究的重点主要在于寻找较低复杂度的准确的多项式结构, 能够快速收敛的、低复杂度的自适应算法。目前应用较多的主要有 Wiener、Hammerstein、Wiener-Hammerstein、记忆多项式等模型。而自适应算法主要有 LMS, RLS, QR-RLS 等算法。相对于 LUT 的方案, 多项式的方案具有更快的收敛速度和更好的性能, 但是其付出的代价是在多项式阶数较高时, 复杂度会迅速增加, 因此在应用多项式方案时需要选择合适的阶数。

1.3 本文的工作与结构

本文主要是围绕多载波 WCDMA 系统的功放线性化技术来展开的。总共分为六章，各章的内容安排如下：

第 1 章是文章的概述，主要论述了本文的研究背景与意义，及国内外目前的研究现状，最后简要的介绍了本文的工作和结构。

第 2 章介绍了功率放大器的基本理论，及其技术指标，最后介绍了出了几种无记忆和有记忆功率放大器数学模型。

第 3 章介绍了几种常用的降峰均比技术，对其进行了仿真和比较，最后对峰值抵消技术的 FPGA 实现进行了详细的介绍。

第 4 章首先介绍了数字预失真的基本理论，及间接学习和直接学习两种不同的学习结构，并对这两种结构进行了仿真对比；其次介绍朱氏通用采样定理，并对欠采样的数字预失真进行了仿真；最后介绍了记忆多项式的数字预失真的 FPGA 实现技术。

第 5 章首先介绍了系统的硬件实现，从整体框图设计到各芯片选型，都给予了较详细的叙述。接着，利用该硬件平台对降峰均比技术和数字预失真进行测试验证。

第 6 章，总结全文的工作，并指出进一步工作的设想。

Degree papers are in the "[Xiamen University Electronic Theses and Dissertations Database](#)". Full texts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to etd@xmu.edu.cn for delivery details.

厦门大学博硕士论文摘要库